

EXEMPLE TRIVIAL : PORTE OU-EXCLUSIF

TESTBENCH

- Quartus peut aussi générer un modèle de testbench :
Processing \Rightarrow Start \Rightarrow Start Testbench Template Writer
- Cela crée un fichier .vht (dans le dossier modelsim) qu'il faut compléter puis spécifier en tant que testbench comme vu précédemment
- Dans tous les cas on doit obtenir un résultat de simulation du type suivant :

```
run 100 ns
# ** Note: OK!
#   Time: 45 ns   Iteration: 0   Instance: /portexor_tb
# ** Note: OK!
#   Time: 90 ns   Iteration: 0   Instance: /portexor_tb
```

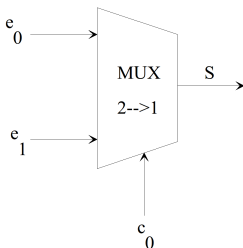
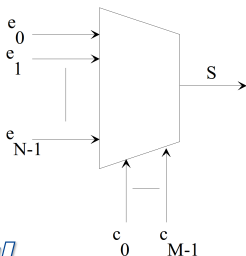
SOMMAIRE

- ④ VHDL : utilisation du langage
 - Description des fonctions combinatoires usuelles
 - Types de données

LE MULTIPLEXEUR

FONCTION ET SPÉCIFICATIONS

- Choix «d'affectation» en fonction de la valeur d'un sélecteur (mot binaire)
- Équivaut à structure conditionnelle (ou choix multiples)
- Sortie = valeur (entrée dont le numéro est le sélecteur)
- $\{entree_0; entree_1; \dots; entree_{N-1}\}$: entiers d'entrée
- sélecteur : entier (nb bits = $\text{Sup}[\text{Log}_2(N)]$)
- Sortie = $entree_{\text{selecteur}}$



$$S = \bar{c}_0 \cdot e_0 + c_0 \cdot e_1$$

LE MULTIPLEXEUR

DESCRIPTION VHDL

```
library ieee;
use ieee.std_logic_1164.all;
entity Multiplexeur is
port(
    IN0,IN1,IN2,IN3: in  std_logic_vector(7 downto
0);
    Selecteur      : in  std_logic_vector(1 downto
0);
    Sortie         : out std_logic_vector(7 downto
0));
end Multiplexeur;

architecture ConcSelect of Multiplexeur is
begin
```

LE MULTIPLEXEUR

DESCRIPTION VHDL

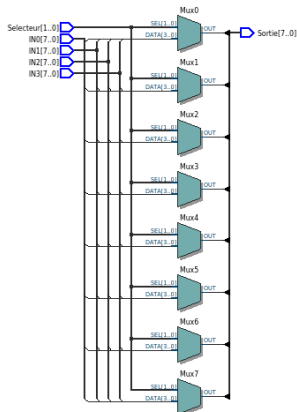
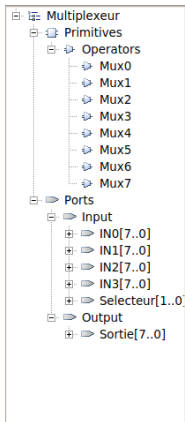
```
with Selecteur select
Sortie <= IN0 when "00",
         IN1 when "01",
         IN2 when "10",
         IN3 when "11",
         IN0 when others;
end ConcSelect;
```

- le cas Others n'est pas nécessaire ici pour la synthèse

LE MULTIPLEXEUR

VUE DU NIVEAU TRANSFERT DE REGISTRES (RTL)

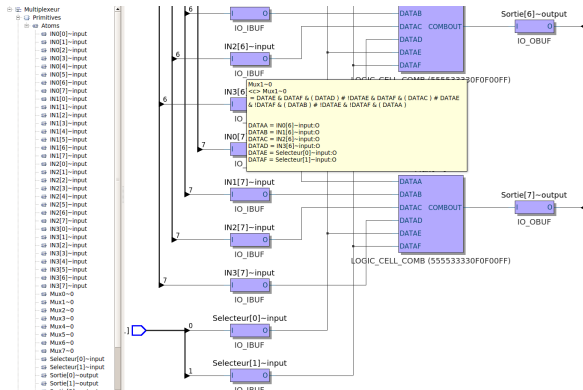
- Après compilation :
Processing ⇒
Start compilation
(Ctrl-L)
- Affichage de la vue
RTL : Tools ⇒
Netlist Viewers
⇒ RTL viewer
- On note l'utilisation
d'une primitive
multiplexeur 1 bit



LE MULTIPLEXEUR

VUE DU NIVEAU CELLULES FPGA

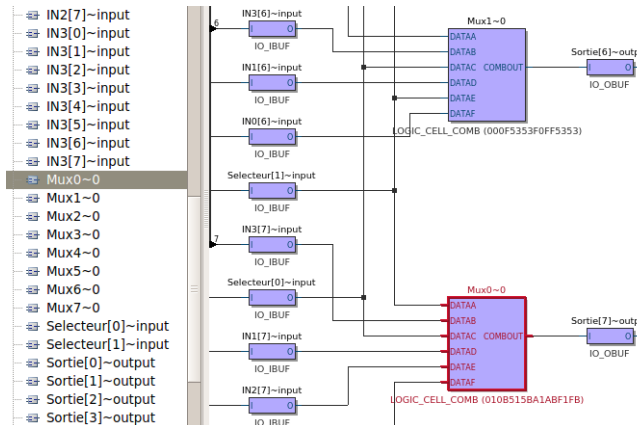
- Généralement pas utilisé, ici but pédagogique
- Affichage de la vue FPGA : Tools ⇒ Netlist Viewers ⇒ Technology Map Viewer (Post-Mapping)



LE MULTIPLEXEUR

VUE DU NIVEAU CELLULES FPGA

- Généralement pas utilisé, ici but pédagogique
- Affichage de la vue FPGA : Tools ⇒ Netlist Viewers ⇒ Technology Map Viewer (Post-Fitting)
- On note le placement différent des entrées sur chaque cellule (différence avec Post-Mapping)



LE MULTIPLEXEUR

INSTRUCTION case

```
library ieee;
use ieee.std_logic_1164.all;
entity Multiplexeur is port(
    IN0,IN1,IN2,IN3: in std_logic_vector(7 downto 0);
    Selecteur :      in std_logic_vector(1 downto 0);
    Sortie :        out std_logic_vector(7 downto
0));
end Multiplexeur;
architecture ArchCase of Multiplexeur is begin
    process(Selecteur,IN0,IN1,IN2,IN3)
        --process(all) -VHDL 2008
    begin
        case Selecteur is
```

LE MULTIPLEXEUR

INSTRUCTION case

```
when "00" => Sortie <= IN0;  
when "01" => Sortie <= IN1;  
when "10" => Sortie <= IN2;  
when "11" => Sortie <= IN3;  
when others => Sortie <= (others => '0');  
end case;  
end process;  
end ArchCase;
```

LE MULTIPLEXEUR

INSTRUCTION if-end if

```
library ieee;
use ieee.std_logic_1164.all;
entity Multiplexeur is port(
    IN0,IN1,IN2,IN3: in std_logic_vector(7 downto 0);
    Selecteur :      in std_logic_vector(1 downto 0);
    Sortie :        out std_logic_vector(7 downto
0));
end Multiplexeur;
architecture ArchIf of Multiplexeur is begin
    process(Selecteur,IN0,IN1,IN2,IN3)
        --process(all) -VHDL 2008
    begin
        if Selecteur = "00" then
```

LE MULTIPLEXEUR

INSTRUCTION if-end if

```
Sortie <= IN0;
elsif Selecteur = "01" then
    Sortie <= IN1;
elsif Selecteur = "10" then
    Sortie <= IN2;
elsif Selecteur = "11" then
    Sortie <= IN3;
else
    Sortie <= (others => '0');
end if;
end process;
end ArchIf;
```

- Recompiler le design

LE MULTIPLEXEUR

INSTRUCTION if-end if

- Visualiser la netlist RTL
- Quelle est la différence par rapport à l'architecture utilisant `with-select` ou `case` ?

LE MULTIPLEXEUR

VUE DU NIVEAU TRANSFERT DE REGISTRES (RTL)

